

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

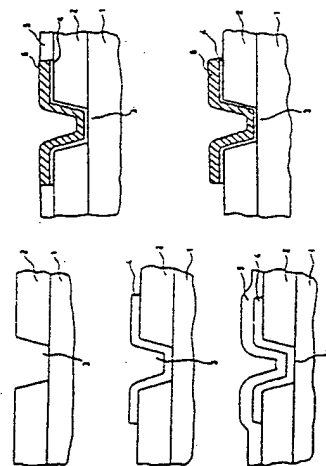
**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

(54) SEMICONDUCTOR DEVICE AND MANUFACTURE THEREOF

(11) 3-55830 (A) (43) 11.3.1991 (19) JP
 (21) Appl. No. 64-191888 (22) 25.7.1989
 (71) MITSUBISHI ELECTRIC CORP (72) YASUO YAMAGUCHI(4)
 (51) Int. Cl. H01L21/28, H01L21/3205

PURPOSE: To obtain silicified contact structure having excellent electrical connection by forming a wiring layer having two-layer structure composed of a thin polysilicon layer and a metallic silicide layer shaped onto the polysilicon layer onto a through-hole formed to an insulating layer on a semiconductor substrate.

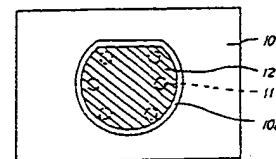
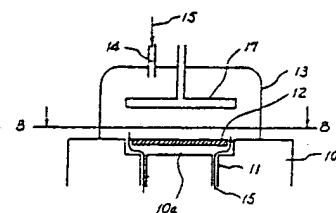
CONSTITUTION: An insulating layer 2 shaped onto a semiconductor substrate 1, a through-hole 3 formed to the insulating layer 2 so that the semiconductor substrate 1 is exposed, a thin polysilicon layer 4 shaped onto at least the through-hole 3, and a metallic layer 6 formed onto the thin polysilicon layer 4 are shaped. The insulating layer 2 is formed onto the semiconductor substrate 1, the through-hole 3 is shaped onto the insulating layer 2 so that the semiconductor substrate 1 is exposed, and the polysilicon layer 4 is formed onto at least the through-hole 3. A metallic layer 5 is shaped onto the polysilicon layer 4, the metallic layer 5 and polysilicon are reacted, two-layer structure in which the metallic silicide layer 6 is formed onto the unreacted thin polysilicon layer 4 left, and the unreacted metallic layer 5 on the insulating layer 2 is removed selectively.

**(54) DRY ETCHING DEVICE**

(11) 3-55831 (A) (43) 11.3.1991 (19) JP
 (21) Appl. No. 64-190503 (22) 25.7.1989
 (71) OKI ELECTRIC IND CO LTD (72) TADASHI IGARASHI
 (51) Int. Cl. H01L21/302

PURPOSE: To obtain a device capable of simultaneously etching the whole surfaces of both surfaces of a wafer by a method wherein the discharge opening of an etching gas is formed to a section corresponding to the rear of the wafer on the stage side, the etching gas is supplied from the discharge opening, the wafer is floated from a stage, and the front and rear of the wafer are etched simultaneously.

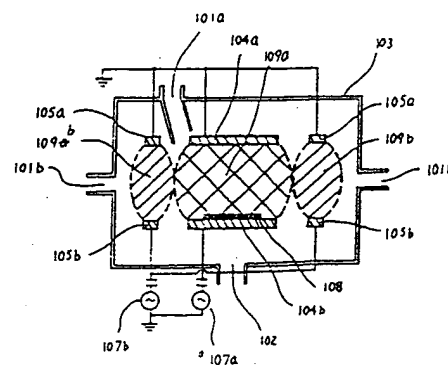
CONSTITUTION: In a dry etching device in which a wafer 12 is placed onto a stage 10 and etched, the discharge opening 11 of an etching gas 15 is formed to a section corresponding to the rear of the wafer 12 on the stage 10 side, the etching gas 15 is supplied from the discharge opening 11 and the wafer 12 is floated from the stage 10, and the front and rear of the wafer 12 are etched simultaneously. A recessed section 10a in which the wafer 12 is set is shaped to the top face of the stage 10, six etching-gas discharge openings 11 are formed, and the etching gas 15 is discharged from the discharge openings 11 and the wafer 12 is floated from the stage 10. An etching-gas discharge opening 14 is also shaped to the upper section of a chamber 13, the etching gas 15 is also supplied from the upper section, and the surface of the wafer 12 is etched.

**(54) SEMICONDUCTOR PRODUCTION DEVICE**

(11) 3-55832 (A) (43) 11.3.1991 (19) JP
 (21) Appl. No. 64-190528 (22) 25.7.1989
 (71) TOSHIBA CORP (72) RINTAROU OKAMOTO
 (51) Int. Cl. H01L21/302

PURPOSE: To gasify a reaction product generated through sputtering, to prevent the adhesion of the reaction product onto a wall surface in a reaction tube and to obviate the generation of a defective semiconductor device by installing a pair of second electrode plates so as to surround the peripheries of a pair of first electrode plates in the same reaction tube and generating plasma by the second electrode plates.

CONSTITUTION: A reaction tube 103 housing a semiconductor substrate 108, a pair of first electrode plates 104 being mounted into the reaction tube 103 and having an anode 101a and a cathode 104b, a pair of second electrode plates 105 being set up so as to surround the peripheries of the first electrode plates 104 and having anodes 105a and cathodes 105b, a plurality of reaction gases injected into the reaction tube 103 to which the first electrode plates 104 and the second electrode plates 105 are fitted, and high-frequency power supplies 107a, 107b applying an electric field to the first electrode plates 104 and the second electrode plates 105 and generating plasma in said reaction gases are provided. Oxygen gas is introduced from a second etching-gas introducing port 101b, and a second plasma region 109b in which oxygen gas is changed into plasma, is generated between the second anode plate 105a and the second cathode plate 105b.



101a: first etching-gas introducing port, 104a: first anode plate, 109a: first plasma region, 107b: second high-frequency power supply, 107a: first high frequency power supply, 102: exhaust port, 104b: first cathode plate

⑫ 公開特許公報(A) 平3-55832

⑤ Int. Cl.⁵

識別記号

庁内整理番号

⑬ 公開 平成3年(1991)3月11日

H 01 L 21/302

C

8122-5F

審査請求 未請求 請求項の数 1 (全4頁)

⑭ 発明の名称 半導体製造装置

⑯ 特 願 平1-190528

⑰ 出 願 平1(1989)7月25日

⑱ 発 明 者 岡 本 倫 太 郎 福岡県北九州市小倉北区下道津1-10-1 株式会社東芝
北九州工場内

⑲ 出 願 人 株 式 会 社 東 芝 神奈川県川崎市幸区堀川町72番地

⑳ 代 理 人 弁 理 士 則 近 憲 佑 外1名

明 細 書

1. 発明の名称

半導体製造装置

2. 特許請求の範囲

半導体基板を収容する反応管と、前記反応管内に設けられ陽極と陰極とを有する1対の第1電極板と、前記第1電極板の周囲を囲むように設けられ陽極と陰極とを有する1対の第2電極板と、前記第1電極板、及び前記第2電極板の設けられた前記反応管内に注入される複数の反応ガスと、前記第1電極板、及び前記第2電極板に電界を印加し前記反応ガスにプラズマを発生させる高周波電源とを具備したことを特徴とする半導体製造装置。

3. 発明の詳細な説明

〔発明の目的〕

(産業上の利用分野)

本発明はエッチングに係る半導体製造装置に関する。

(従来の技術)

従来のエッチング装置にはスパッタリングを

利用してエッチングを行なうものがあり、半導体基板がエッチングされることにより反応生成物が発生し反応管内の壁面に付着するということがあった。

以下、従来例のスパッタエッチング装置を第2図を用いて説明する。まずエッチングガス導入口(201)と排気口(202)を有した反応管(203)内に例えば平行平板形の電極として陽極板(206a)と陰極板(206b)が対になり設けられている。陽極板(206a)は反応管(203)外で接地されており、陰極板(206b)は反応管(203)外で高周波電源(207)に接続されている。陰極板(206b)上には半導体基板(208)が設けられている。

上記構成によればエッチングの方法として、まず反応管(203)の排気口(202)から真空ポンプを使用し反応管(203)内が真空状態になる。次にエッチングガス導入口(201)から反応ガスとしてArガスが導入される。このあと、陽極板(206a)と陰極板(206b)との間に高周波電源(207)により高周波電界が印加されArガスがプラズマ化して

プラズマ領域(209)が発生する。プラズマ領域(209)により Ar^+ イオンが半導体基板(208)上に形成されているポリイミド膜(図示せず)に衝突することでエッチングが行なわれる。このとき、半導体基板(208)より放出される反応生成物が反応管(203)内の壁面に付着する。エッチング後は例えば同様に Ar ガスが注入されている他の反応管に半導体基板(208)が移し換えられ、その反応管内の Ar ガスが排気され半導体基板(208)が取り出される。

このようにしてエッチングを行なうことができるが Ar^+ イオンの衝突により半導体基板(208)から炭化された有機物である反応生成物が発生してしまいこれが反応管(203)内の壁面に付着するということがある。反応管(203)内の壁面に付着した反応生成物⁽¹³⁾剥離することがあり、ダストの発生の原因となっている。このため、このダストが半導体基板(208)上に付着するとコンタクト不良、及び導通不良といった半導体装置の不良という問題が起こってしまう。

生させる高周波電源とを具備したことを特徴とする半導体装置を提供する。

(作用)

上記構成によれば同一反応管内に1対の第1電極板の周囲を囲むように1対の第2電極板を設けて第2電極板によりプラズマを発生させ、イオン化した物質とスパッタリングにより発生した反応生成物とを反応させてガス化させることにより反応管内の壁面に反応生成物が付着することを防ぐことができる。

(実施例)

以下、本発明における実施例を第1図を用いて説明する。

まず、第1のエッチングガス導入口(101a)、第2のエッチングガス導入口(101b)、及び排気口(102)を有した反応管(103)内の中心部に、例えば平行平板形の電極として第1陽極板(104a)と第1陰極板(104b)が対になり設けられている。第1陽極板(104a)は反応管(103)外で接地されており、第1陰極板(104b)は反応管(103)外で第1高

(発明が解決しようとする課題)

以上詳述したように従来においては、スパッタリングにより反応管内の壁面に付着した反応生成物が剥離され、これが半導体基板に付着することがあり、半導体装置の不良が起こっていた。

本発明においてはスパッタリングにより発生する反応生成物をガス化させることにより、反応管内の壁面に反応生成物が付着することを防ぎ半導体装置の不良が発生することを防ぐことを目的とする。

[発明の構成]

(課題を解決するための手段)

本発明によれば半導体基板を収容する反応管と、前記反応管内に設けられ陽極と陰極とを有する1対の第1電極板と、前記第1電極板の周囲を囲むように設けられ陽極と陰極とを有する1対の第2電極板と、前記第1電極板、及び前記第2電極板の設けられた前記反応管内に注入される複数の反応ガスと、前記第1電極板、及び前記第2電極板に電界を印加し前記反応ガスにプラズマを発

周波電源(107a)に接続されている。さらに、反応管(103)内には第2陽極板(105a)と第2陰極板(105b)が対になり、第1陽極板(104a)と第1陰極板(104b)の周辺を囲むように設けられている。第2陽極板(105a)は反応管(103)外で接地されており、第2陰極板(105b)は反応管(103)外で第2高周波電源(107b)に接続されている。第1陰極板(104b)上には半導体基板(108)が設けられている。

上記構成によれば、このエッチング方法は、まず反応管(103)の排気口(102)から真空ポンプを使用し反応管(103)内が真空状態になる。次に第1のエッチングガス導入口(101a)から反応ガスとして Ar ガスが導入される。このとき、第2のエッチングガス導入口(101b)から酸素ガスが導入される。次に、第1陽極板(104a)と第1陰極板(104b)との間に第1高周波電源(107a)により高周波電界が印加され Ar ガスがプラズマ化して第1プラズマ領域(109a)が発生する。同時に、第1陽極板(104a)と第1陰極板(104b)の周辺を囲むように設けられた第2陽極板(105a)と第2陰極板

(105b)との間に、第2高周波電源(107b)により高周波電界が印加され酸素ガスがプラズマ化して第2プラズマ領域(109b)が発生する。このとき、第1陽極板(104a)と第1陰極板(104b)上に設けられた半導体基板(108)表面のポリイミド膜に Ar^+ イオンが衝突してエッチングが行なわれる。半導体基板(108)からはエッチングにより炭化した有機物である反応生成物が発生するが、第2陽極板(105a)と第2陰極板(105b)との間に発生した酸素イオンとこの反応生成物が反応しガス化され主に CO_2 ガスが発生する。このあと、 CO_2 ガス等は排気口(102)より排気される。

このため反応生成物と酸素が反応しガス化されるため反応管(103)内の壁面に反応生成物が付着することを防ぐことができる。従って、反応管(103)内の壁面に付着した反応生成物が剥離することがなくなり、半導体基板(108)上にダストとして付着することがなくなるため、コンタクト不良、及び導通不良といった半導体装置の不良を防ぐことができる。

〔発明の効果〕

本発明によれば反応管内の壁面に付着している反応生成物を壁面に付着させることなくガス化させることができるため、半導体装置に不良が発生することを防ぐことができる。

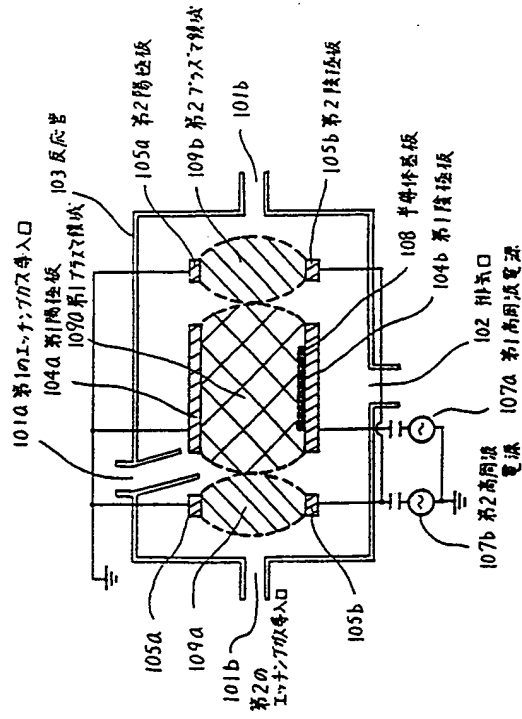
4. 図面の簡単な説明

第1図は本発明の実施例におけるスパッタリング装置を示す構成図、第2図は従来例におけるパッタリング装置を示す構成図である。

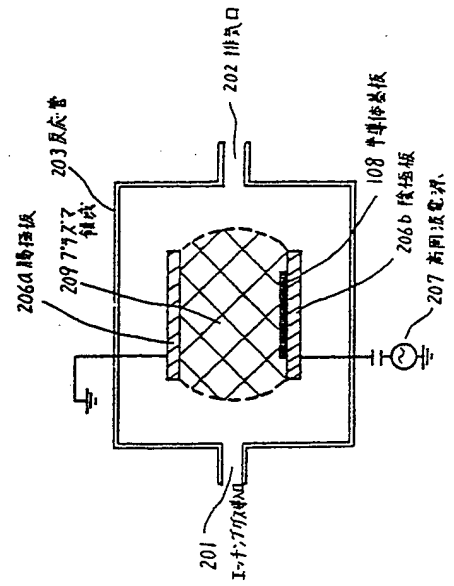
第1のエッチング・ガス導入口…101a、
第2のエッチング・ガス導入口…101b、
エッチング・ガス導入口…201、
排気口…102、202、
反応管…103、203、
第1陽極板…104a、
第1陰極板…104b、
第2陽極板…105a、
第2陰極板…105b、
陽極板…206a、
陰極板…206b、

第1高周波電源…107a、
第2高周波電源…107b、
高周波電源…207、
半導体基板…108、208、
第1プラズマ領域…109a、
第2プラズマ領域…109b、
プラズマ領域…209。

代理人 井理士 則 近 憲 佑
同 竹花喜久男



第 1 図



第 2 図